

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2000031316 A**(43) Date of publication of application: **28 . 01 . 00**

(51) Int. Cl.

H01L 23/12(21) Application number: **10194576**(71) Applicant: **NEC CORP**(22) Date of filing: **09 . 07 . 98**(72) Inventor: **ISHIBASHI MASAHIRO****(54) MOUNTING STRUCTURE OF SURFACE MOUNT SEMICONDUCTOR DEVICE**

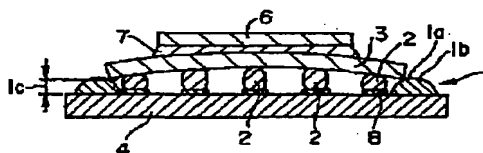
arranged on a prescribed position of the mother board 4 by means of the jig 1.

(57) Abstract:

COPYRIGHT: (C)2000,JPO

PROBLEM TO BE SOLVED: To stably mount a semiconductor device on a mother board through solder balls at a low cost regardless of the warping state of the device by providing a surface mount jig which supports the semiconductor device separately from a mother board at the time of reflowing the solder balls between the mother board and semiconductor device.

SOLUTION: A surface mount jig 1 which is used for supporting an intermediate board 3 is provided on a mother board 4 having board pads 8 and solder balls 2 are formed on the rear surface of the intermediate board 3 to which a semiconductor chip 6 is bonded with a mount material 7. At the time of bonding the intermediate board 3 to the mother board 4, solder balls are sufficiently melted by prolonging the reflow heating time or raising the temperature. At the time of bonding the board 3 to the board 4, in addition, the occurrence of such a state that the solder balls 2 are crushed and protrude from the board pads 8 is avoided by supporting the board 3 by the surface mount jig 1 from four sides. Therefore, the intermediate board 3 can be easily



(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2000-31316

(P2000-31316A)

(43) 公開日 平成12年1月28日 (2000.1.28)

(51) Int.Cl.

識別記号

F I

テーマコード(参考)

H 0 1 L 23/12

H 0 1 L 23/12

L

審査請求 有 請求項の数 5 O L (全 7 頁)

(21) 出願番号 特願平10-194576

(22) 出願日 平成10年7月9日 (1998.7.9)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 石橋 正博

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100108578

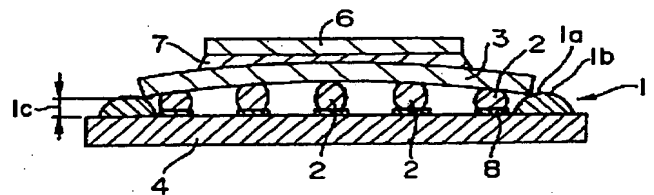
弁理士 高橋 昭男 (外3名)

(54) 【発明の名称】 表面実装型半導体装置の実装構造

(57) 【要約】

【課題】 半導体装置がどのように反っていても、低コストでかつ安定したはんだボール実装を可能にした表面実装型半導体装置の実装構造を提供する。

【解決手段】 本発明の表面実装型半導体装置の実装構造は、マザーボードと半導体装置の間に、はんだボールのリフロー時に半導体装置をマザーボードと離間した状態で支持する働きを持つ表面実装用治具が設けられていることを特徴とする。



【特許請求の範囲】

【請求項1】 半導体装置の下面に備えられたはんだボールによりマザーボードに接続される表面実装型半導体装置の実装構造であって、

前記マザーボードと前記半導体装置の間には、前記はんだボールのリフロー時に前記半導体装置を前記マザーボードと離間した状態で支持する働きを持つ表面実装用治具が設けられていることを特徴とする表面実装型半導体装置の実装構造。

【請求項2】 前記表面実装用治具は複数の治具からなり、その前記半導体装置の縁部と接する面が球面状であることを特徴とする請求項1記載の表面実装型半導体装置の実装構造。

【請求項3】 前記表面実装用治具は、半導体装置をマザーボード上に位置決めする機能を有することを特徴とする請求項1または2に記載の表面実装型半導体装置の実装構造。

【請求項4】 前記半導体装置が二段以上積層され、各半導体装置間には前記表面実装用治具が介在していることを特徴とする請求項1ないし3のいずれか一項に記載の表面実装型半導体装置の実装構造。

【請求項5】 前記半導体装置がベアチップ型の構造を有することを特徴とする請求項1ないし4のいずれか一項に記載の表面実装型半導体装置の実装構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は表面実装型半導体装置の実装構造に関し、特に下面に配置されたはんだボールでマザーボードと電気的に接合するBGA (Ball Grid Array) 構造およびフリップチップ構造等の半導体装置において、反りを緩和して接続信頼性を向上させる表面実装型半導体装置の実装構造に関する。

【0002】

【従来の技術】図16は従来の表面実装型半導体装置を示す断面図である。図16において、半導体チップ26はマウント材27を用いて中間基板23に搭載されている。半導体チップ26は封止樹脂25を用いて保護されている。中間基板23の裏面にはマトリクス状にはんだボール22が形成されて半導体装置21が構成されている。(以下、封止樹脂の有無に関わらず半導体チップが搭載された中間基板を半導体装置と呼ぶ)

【0003】一方、マザーボード24には基板パッド28が形成されており、はんだボール22と基板パッド28を位置合わせして、リフロー加熱によりはんだボール22を熔融してはんだ接合することにより、半導体チップ26とマザーボード24とを電気的に接続している。一般に、この種の半導体装置は、各材料の熱膨張係数の違いや封止樹脂の収縮によって全体が複雑に反っていることが多く、はんだボール22とマザーボード上の基板パッド28を接合する際には、様々な工夫がなされてき

た。

【0004】

【発明が解決しようとする課題】しかしながら、従来の半導体装置では、半導体装置が半導体チップ側に凹状に反るか凸状に反るかは不明であり、また半導体装置によって反り量にばらつきがあるため、低コストかつ安定したはんだボール実装ができないという問題があった。

【0005】図16は半導体装置が半導体チップ側に凹状に反った半導体装置の例であり、図17は半導体装置が半導体チップ側に凸状に反った半導体装置の例である。はんだボール22と基板パッド28を位置合わせしてリフロー加熱により接合する際に、図16に示すような半導体チップ側に凹状に反った半導体装置では、外周部のはんだボール22が、図17に示すような半導体チップ側に凸状に反った半導体装置21では、中央部のはんだボール22が浮き上がってしまい、規定のリフロー時間内に、はんだボール22と基板パッド28が十分に接合できず、半導体チップ26とマザーボード24との電気的接続信頼性が不十分となる恐れがあった。

【0006】また、すべてののはんだボール22と基板パッド28が十分に接合するようにリフロー時間を十分長くした場合には、図18に示すように一部のはんだボール22がつぶれてしまい、基板パッド28の上に規定通りに乗らないという問題があった。また、半導体装置の中間基板の下面にマトリクス状に配置されたはんだボールでマザーボードと接合するBGA構造およびフリップチップ構造等の表面実装型半導体装置においては、マザーボード24に設けられた基板パッド28と半導体装置にマトリクス状に配置されたはんだボール22とを位置合わせするための位置決め装置が必要になり、従来の表面実装型半導体装置に比べてコスト高になるという問題があった。

【0007】特開平8-125062号公報には、中間基板のはんだボールの高さを半導体装置外側のはんだボールほど高くして、すべてののはんだボールの頂点をほぼ同一平面上にすることによって、中間基板の外周部が反っても、リフロー加熱によるはんだ付けの際に、すべてののはんだボールと基板パッドがほぼ同様に接触してはんだバンプ接合の信頼性を向上させる方法が記載されている。しかし、この方法には以下のような問題点がある。

【0008】第一に、BGA等の半導体装置が常にチップ側に凹状に反るとは限らないことが挙げられる。第二に、BGA等の半導体装置が極端にチップ側に凹状に反った場合、外周部のはんだボールのはんだ量を極端に増やすことになり、外周部のはんだボールに対応する基板側パッドの幅まで変更する必要が生じる恐れがある。

【0009】第三に、BGA等の半導体装置の反り量を予測することは難しく、はんだボール高さ調節のためのはんだ量は加減できても、前提となるはんだボールの最適な高さを設定することは難しい。第四に、半導体装置

の反り量はロットによってばらつきがあるために、はんだ量の加減によってはんだボール高さを調節することは実際上は非常に難しいと考えられる。

【0010】一般に、半導体チップを封止樹脂で保護するタイプの半導体装置は、封止樹脂と中間基板の熱膨張係数の違い、半導体チップと中間基板の熱膨張係数の違い、および封止樹脂の収縮が原因で中間基板は複雑な反り方をする。例えば、半導体チップがマウントされた部分は半導体チップ側に凸状に反り、半導体チップがなく封止樹脂と中間基板が接着している部分は半導体チップ側に凹状に反る等である。このために、特開平8-125062号公報に示されているように、はんだ量の加減によりはんだボールの高さを覚えて均等にはんだ接合しようとしても、反りのばらつきに応じてはんだ量を他段階に変えることは時間がかかり高コスト化になるため実用的ではないという問題点があった。

【0011】一般に、BGA構造およびフリップチップ構造等の半導体装置は、半導体装置の2辺または4辺から突き出された金属リードフレームによってマザーボードと接合する従来の半導体装置と異なり、すべてのはんだ接合部分を目視検査することができないため、接続信頼性の検査には多大な時間とコストを要する。小型化、高密度化のためにはんだボールの直径がより小さくなり、はんだパンプの間隔がより小さくなった場合にはさらに時間とコストがかかり、低コストで安定したはんだボール実装を行うことはますます重要な課題となる。上記の点に鑑み、本発明は、半導体装置がどのように反っていても、低コストでかつ安定したはんだボール実装を可能にした表面実装型半導体装置の実装構造を提供することを目的とする。

【0012】

【課題を解決するための手段】本発明に係る表面実装型半導体装置の実装構造は、マザーボードと半導体装置の間に、はんだボールのリフロー時に半導体装置をマザーボードと離間した状態で支持する働きを持つ表面実装用治具が設けられていることを特徴とする。このように、マザーボードと半導体装置の間に表面実装用治具を設けているため、リフロー加熱の時間を長くしてはんだ接合、またはリフロー加熱の温度を高くしてはんだ接合することによって、はんだボールが十分に溶融してもマザーボードと半導体装置の間隔は一定に保たれる。従って、半導体装置が半導体チップに対してどちら側に反っていたとしても、また複雑な反り方をしている、低コストかつ安定したはんだボール実装が可能になるという効果が得られる。

【0013】この表面実装用治具は複数個存在し、半導体装置の縁部と接する面が球面状であることが好ましい。すなわち、マザーボード上に設けた球面状の治具で半導体装置を支持する構造であるため、半導体装置が反って、マザーボードに平行な方向の長さが短くなると、

球面状の治具による半導体装置の支持点に変化する。このため、半導体装置がチップ側に凸状に大きく反っても、マザーボードから球面状の治具による中間基板の支持点までの高さが低くなり、中央部のはんだボールの高さはある一定の値以上に高くならない。従って、ロットによって半導体装置の反り量にばらつきがあっても、中央部のはんだボールの高さを一定に保つことができるため、低コストかつ安定したはんだボール実装が可能になるという効果が得られる。

10 【0014】表面実装用治具は、半導体装置をマザーボード上に位置決めする機能を有することが好ましい。これにより、はんだボールと基板パッドの位置合わせに要する時間が大幅に短縮できる。本発明に係る表面実装型半導体装置の実装構造においては、半導体装置が二段以上積層され、各半導体装置間に表面実装用治具が介在していても差し支えない。さらに、本発明に係る表面実装型半導体装置の実装構造においては、半導体装置がベアチップ型の構造を有していても差し支えない。

【0015】

20 【発明の実施の形態】以下、図面により本発明について詳細に説明するが、本発明はこれらの実施形態例のみに限定されるものではない。図1は、本発明の表面実装型半導体装置の実装構造の第1の実施形態例を示す断面図である。図2は、本発明の表面実装型半導体装置の実装構造の第1の実施形態例をチップ側から見た模式図、図3は、第1の実施形態の実装構造に用いられる表面実装用治具の斜視図、図4は、本発明の表面実装型半導体装置の実装構造を曲率の強い中間基板を有する半導体装置に適用した例を示す断面図である。

30 【0016】図1及び図2に示すように、基板パッド8を有するマザーボード4には中間基板3を支持するための表面実装用治具1が設けられている。一方、マウント材7によって半導体チップ6が接合された中間基板3の裏面にはマトリクス状に配置されたはんだボール2が形成されている。中間基板3とマザーボード4を接合する場合、リフロー加熱の時間を長くしたり温度を高くして十分にはんだボール2を溶融することで中間基板3とマザーボード4を接合する。この接合の際、表面実装用治具1により中間基板3の4辺を支持することにより、はんだボール2がつぶれて基板パッド8からはみ出す等の不良が回避できる。

40 【0017】また、図2に示すように、マザーボード4に設けられた表面実装用治具1により、中間基板3をマザーボード4の所定の位置に容易に配置することができる。このため、高価な位置決め装置は不要になり低コストでかつ安定したはんだボール実装が可能になる。

50 【0018】BGA構造及びフリップチップ構造等の半導体装置においては、すべてのはんだ接合部分を目視検査することができない。特に、半導体装置の中央部付近のはんだボール群2を直接目視することはできない。例

えば、半導体チップ側に凸状に反った半導体装置の場合は、中央部のはんだボール群2が浮き上がりやすく、接続不良を生じやすいが、はんだボール群2を直接目視することができないため不良を発見しにくい。

【0019】球面状の表面実装用治具1を用いれば、半導体装置が反ってマザーボードと平行な方向が短くなると、治具による中間基板の支持点に変化し、マザーボード4から支持点までの高さ1cが変化する。すなわち、図4に示すように、半導体装置が半導体チップ側に凸状に大きく反った場合には、マザーボード4から中間基板支持点までの高さ1cが図1に比べて低くなり、中央部のはんだボール群2の高さはほぼ一定になる。従って、本発明の半導体装置の実装構造のようにマザーボード4上に表面実装用治具1を設ければ、様々な反り量の半導体装置を安定して搭載できるために、低コストかつ安定したはんだボール実装ができるという効果が得られる。

【0020】図5は、本発明の表面実装型半導体装置の実装構造の第2の実施形態例を示す断面図である。図6は、本発明の表面実装型半導体装置の実装構造の第2の実施形態例をチップ側から見た模式図、図7は、第2の実施形態に用いられる表面実装用治具の斜視図である。図7に示すように、マザーボード4上に設けられた表面実装用治具1は一部切欠を有する円筒状物であり、この切欠部は中間基板支持部1aと中間基板ガイド部1dとなっている。

【0021】この第2の実施の形態では、表面実装用治具1に中間基板支持部1aを設けているため、半導体装置がどのように反っていても、リフロー加熱の時間を長くしてはんだ接合、またはリフロー加熱の温度を高くしてはんだ接合することによって、はんだボールが十分に溶融してもマザーボード4と中間基板3の間を一定に保つ役目を果たす。従って、低コストかつ安定したはんだボール実装が可能になるという効果が得られる。また、表面実装用治具1に中間基板ガイド部1dを設けているため、はんだボール2と基板パッド8の位置合わせに要する時間が大幅に短縮できるという効果がある。

【0022】なお、本発明の技術範囲は上記実施の形態に限定されるものではなく、本発明の趣旨を逸脱しない範囲において種々の変更を加えることが可能である。上記第1及び第2の実施の形態における表面実装用治具1の位置は、中間基板3を支えることのできる位置ならどこでもかまわない。さらに、中間基板3を支える機能があれば、表面実装用治具1の構成も形状も材質も問わない。また、上記第1及び第2の実施の形態に用いられる半導体装置は、図8および図9のように、半導体装置の中間基板3の下面に設けられたはんだボール2が必ずしもマトリクス状に配置されていなくても差し支えない。

【0023】さらに、上記第1及び第2の実施の形態に用いられる半導体装置は、例えばベアチップのように、パッケージでなくてもかまわない。また、はんだボール

2で接合される相手は、マザーボード4のような回路基板でなくてもかまわない。例えば図10のように、他の半導体装置にはんだボール接合する場合も含まれる。上記のいずれの場合であっても、低コストかつ安定したはんだボール実装が可能という同じ効果が得られる。

【0024】

【実施例】以下、本発明を実施例により具体的に説明するが、本発明はこれらの実施例のみに限定されるものではない。

10 (実施例1) 本例は、図11ないし図13に示すように、マザーボード4上に設けられた表面実装用治具1を面取りした直方体状の治具で構成した例である。図11に示した半導体装置は、半導体チップ6を搭載した40mm□の半導体装置と表面実装用治具1を設けたマザーボード4とからなる。半導体装置は、28mm□の半導体チップ6が銀ペースト7によって中間基板3にマウントされている。中間基板3の裏面には直径300μmのはんだボール2がマトリクス状に形成されており、はんだボール2は外周部のはんだボール群と中央部のはんだボール群とからなる。なお、本例の半導体装置は半導体チップ6の側に凸状に反っていた。また、基板パッド8が形成されたマザーボード4には、図13に示すような面取りした直方体状の治具1が設けられている。

20 【0025】まず、図12に示すように、面取りされた直方体状の治具1が設けられたマザーボード4上に半導体装置を乗せる。この時、半導体装置の中間基板3が治具1の中間基板ガイド部兼中間基板支持部1aにガイドされるため、はんだボール2とマザーボード4に形成された基板パッド8の位置合わせに要する時間が約5分の1に短縮できた。なお、半導体装置の中間基板3には同じ大きさのはんだボール2がマトリクス状に形成されているが、中間基板3が治具1に当たって支持するためにこの段階ではどのはんだボール2もマザーボード4に接触していない。

30 【0026】ここで、マザーボード4上に設けられた表面実装用治具1は、切削加工しやすい材料として真鍮を用いている。図13に示すように、表面実装用治具1の中間基板支持部1aの支持部の傾き角1eは60度になるように面取りされている。この傾き角は、半導体装置が反ってマザーボードに平行に10μm短くなることによって、半導体装置がマザーボード4側に全体的に17μm沈む角度であり、10個の半導体装置の反りの曲率から求めた。実際に、反りにばらつきのある半導体装置を乗せても、中央部のはんだボール群とマザーボード4との距離はほぼ等しくなることが確認されている。

40 【0027】続いて、リフロー加熱の時間を従来の1.5倍にすることにより、はんだボール2を十分に溶融させ、半導体装置をマザーボード4にはんだ接合した。この時、マザーボード4上の基板パッド8に規定通りにはんだ接合されていることが、超音波探傷装置により確認

された。また、電気的な信頼性試験においても良好なはんだ接合状態であることが確認された。

【0028】(実施例2)本実施例は、図14および図15に示すように、表面実装用治具1が半導体装置の四隅を支持するようにマザーボード4上に設けられた例である。図14に示した半導体装置は、半導体チップ6を搭載した28mm□の半導体装置と表面実装用治具1を設けたマザーボード4とからなる。半導体装置は、18mm□の半導体チップ6がアルミペースト7によって中間基板3にマウントされている。中間基板3の裏面には直径100μmのはんだボール2がマトリクス状に形成されており、はんだボール2は外周部のはんだボール群と中央部のはんだボール群とからなる。なお、本例の半導体装置は半導体チップ6の側にわずかに凸状に反っていた。また、基板パッド8が形成されたマザーボード4には、半導体装置の四隅の位置に、図7に示した円筒状の表面実装用治具1が設けられている。半導体装置の反り量、つまり、はんだボールの高低差の最大値は約10μmであり、反り計により予め測定した。

【0029】まず、図14に示すように、円筒形状の治具1が設けられたマザーボード4上に半導体装置を載置する。この時、外周部のはんだボール群はマザーボード4に接触していたが、半導体装置の中間基板3が治具1の中間基板ガイド部1dにガイドされたため、はんだボール2とマザーボード4に形成された基板パッド8の位置合わせに要する時間は大幅に短縮できた。なお、外周部のはんだボール群のはんだ接合後の高さが80μm程度となるように、中間基板支持点の高さ1cは80μmとした。

【0030】続いて、リフロー加熱の設定温度を10℃高めにするにより、はんだボール2を十分に熔融させ、半導体装置をマザーボード4にはんだ接合した。中間基板3の四隅が、中間基板支持部1aに接触していることを目視によって確認した後、電気的な信頼性試験を行った結果、良好なはんだ接合状態であることが確認された。本実施例では、半導体装置は半導体チップ6の側にわずかに凸状に反っていたが、半導体装置の反りの向きは特に問題ではない。なお、本発明は上記各実施例に限定されず、本発明の技術思想の範囲内において、各実施例は適宜変更され得ることは明らかである。

【0031】

【発明の効果】以上詳細に説明した通り、本発明の表面実装型半導体装置の実装構造を用いることで、半導体装置の反り量、反りの向きに関わらず、中央部のはんだボールの高さを一定に保つことができ、電気的接続信頼性の高い、低コストで安定したはんだボール実装が実現できる。

【図面の簡単な説明】

【図1】 本発明の表面実装型半導体装置の実装構造の第1の実施形態例を示す断面図である。

【図2】 本発明の表面実装型半導体装置の実装構造の第1の実施形態例をチップ側から見た模式図である。

【図3】 第1の実施形態に用いられる表面実装用治具の斜視図である。

【図4】 本発明の表面実装型半導体装置の実装構造を曲率の強い中間基板を有する半導体装置に適用した例を示す断面図である。

【図5】 本発明の表面実装型半導体装置の実装構造の第2の実施形態例を示す断面図である。

【図6】 本発明の表面実装型半導体装置の実装構造の第2の実施形態例をチップ側から見た模式図である。

【図7】 第2の実施形態に用いられる表面実装用治具の斜視図である。

【図8】 第2の実施形態例を説明するための模式図である。

【図9】 第2の実施形態例を説明するための模式図である。

【図10】 第2の実施形態例を説明するための模式図である。

【図11】 実施例1の形態を示す断面図である。

【図12】 実施例1の形態を示す模式図である。

【図13】 実施例1の形態を示す斜視図である。

【図14】 実施例2の形態を示す断面図である。

【図15】 実施例2の形態を示す模式図である。

【図16】 従来の半導体装置の構造を示す断面図である。

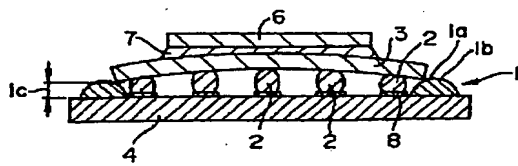
【図17】 従来の半導体装置の構造を示す断面図である。

【図18】 従来の半導体装置を説明するための模式図である。

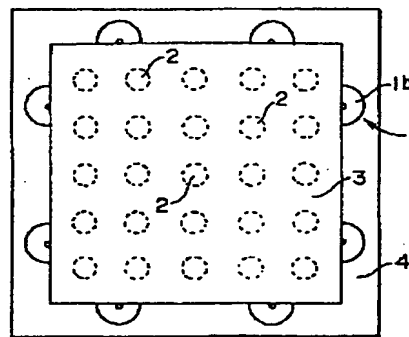
【符号の説明】

- 1 表面実装用治具
- 1a 中間基板支持部
- 1b 治具の頂点
- 1c 中間基板支持点の高さ
- 1d 中間基板ガイド部
- 1e 支持部の傾き角
- 2 はんだボール
- 3 中間基板
- 4 マザーボード
- 5 封止樹脂
- 6 半導体チップ
- 7 マウント材
- 8 基板パッド

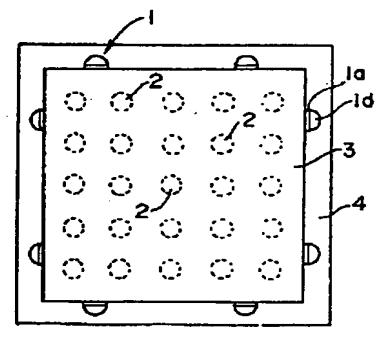
【図1】



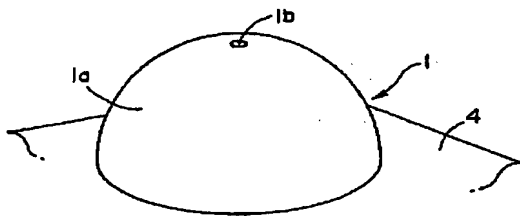
【図2】



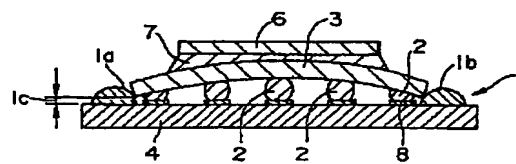
【図6】



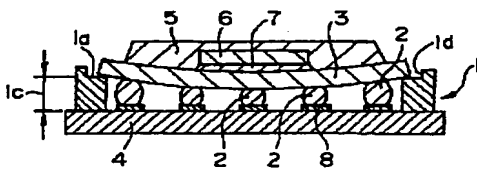
【図3】



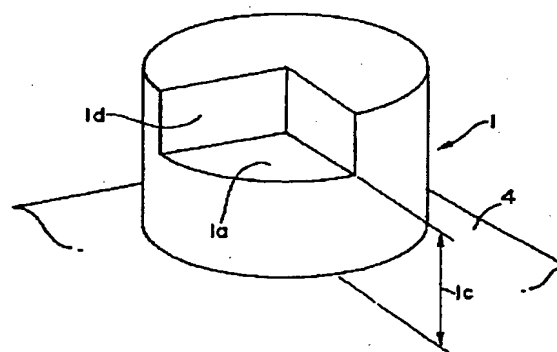
【図4】



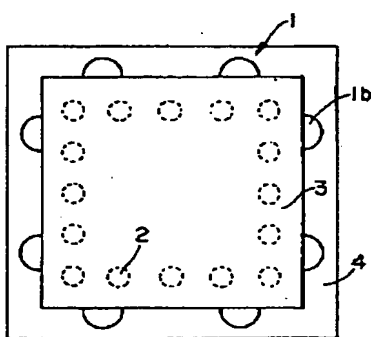
【図5】



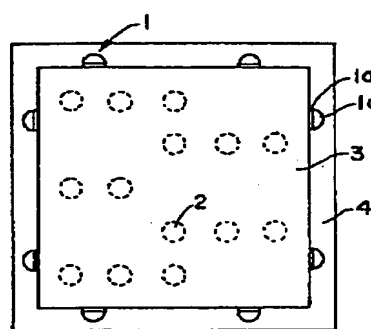
【図7】



【図8】



【図9】



【図10】

